

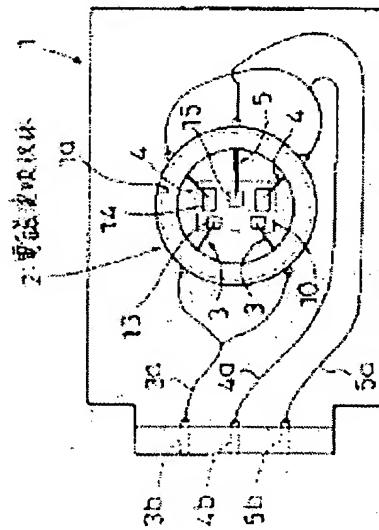
## MEASURING JIG FOR DC CHARACTERISTIC OF SEMICONDUCTOR DEVICE

**Patent number:** JP3175367  
**Publication date:** 1991-07-30  
**Inventor:** OKADA MANABU  
**Applicant:** SHARP KK  
**Classification:**  
- **International:** G01R1/073; G01R31/26; H01L21/66; G01R1/073;  
G01R31/26; H01L21/66; (IPC1-7): G01R1/073;  
G01R31/26; H01L21/66  
- **European:**  
**Application number:** JP19890315548 19891204  
**Priority number(s):** JP19890315548 19891204

[Report a data error here](#)

### Abstract of JP3175367

**PURPOSE:** To always accurately measure DC by providing an electromagnetic wave absorbing body in the vicinity of the probe on a substrate. **CONSTITUTION:** By providing an electromagnetic wave absorbing body 2 in the vicinity of the probe groups 3 - 5 on a substrate 1, almost all of the high frequency noise generated from a semiconductor device 10 is absorbed by the absorbing body 2. By this constitution, the AC signal flowing to the device 10 through the probe groups 3 - 5 is extremely reduced and the oscillation phenomenon of the device is suppressed and, therefore, DC can be always accurately measured.



Data supplied from the [esp@cenet](mailto:esp@cenet) database - Worldwide

*BEST AVAILABLE COPY*

**THIS PAGE BLANK (USPTO)**

**BEST AVAILABLE COPY**

## ⑫公開特許公報(A) 平3-175367

⑬Int.Cl.<sup>5</sup>G 01 R 1/073  
31/26  
H 01 L 21/66

識別記号

府内整理番号

⑬公開 平成3年(1991)7月30日

E 6723-2G  
J 8203-2G  
B 7013-5F

審査請求 未請求 請求項の数 1 (全3頁)

⑭発明の名称 半導体装置の直流特性測定用治具

⑬特 願 平1-315548

⑬出 願 平1(1989)12月4日

⑭発明者 岡田 学 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
内

⑭出願人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

⑭代理人 弁理士 西田 新

## 明細書

## 1. 発明の名称

半導体装置の直流特性測定用治具

## 2. 特許請求の範囲

基板に、被測定半導体装置の各信号取り出し電極の配設パターンに対応して複数のプローブ針が配設され、かつ、その各プローブ針に個別に導通する配線が配設されてなる測定治具において、上記基板上の、上記プローブ針群の近傍に電磁波吸収体が配設されていることを特徴とする、半導体装置の直流特性測定用治具。

## 3. 発明の詳細な説明

## &lt;産業上の利用分野&gt;

本発明は、半導体装置の測定用治具に関し、特に、高周波半導体デバイスの製造工程においてウェハ状態での直流特性測定に適した測定治具に関する。

## &lt;従来の技術&gt;

半導体装置の測定治具としては、例えば第4図に示すように、基板41に設けられた開口部41a

の周辺に、対象となる半導体装置50の各信号取り出し電極にそれぞれ対応した多数のプローブ針43、44、45を配列した、いわゆるプローブカードがある。

このようなプローブカードを用いて、例えば化合物半導体による高周波FETデバイスの直流特性を測定する場合、不定な周波数における発振現象が起こり易い。この発振現象は、FETデバイスから発生する高周波雑音がプローブ針の配線等によって捕らえられ、これにより配線路内に交流信号が流れ、この交流信号がデバイスへと導かれ増幅されることによって起きる。このような発振現象が起きると、直流測定を正確に測定できなくなることがある。

そこで、従来、各プローブ針に接続する配線を基板内部配線とはせず、電磁吸収体であるフェライトビーズを付けた外部配線43a、44aおよび45aにより接続することによって、高周波雑音に対するシールドを行い、発振現象の原因となる交流信号が配線路内に流れることを防止してい

る。

#### <発明が解決しようとする課題>

ところが、上述の対策を施しても、プローブ針によって捕らえられた高周波雑音による交流信号は防止することはできず、このため依然として発振現象が起きることがある。特に、被測定デバイスが、高周波FETデバイスのうちA & GaAs / GaAsヘテロ接合構造のHEMT (high electron mobility transistor) の場合には、このデバイスが高周波帯域 (数10 GHz) においても有利であることから、発振現象が非常に起き易い。従って、HEMT等の直流測定においては、常に安定した測定を行うことができず、このことが測定の自動化をはかる上での妨げとなっていた。

#### <課題を解決するための手段>

上記の問題点を解決するために、本発明では、実施例に対応する第1図、第2図に示すように、基板1上の、プローブ針群3、4、5の近傍に、電磁波吸収体 (例えばフェライト等) 2を設けている。

HWをステージ20上に載置し、位置合わせすることによって、各プローブ針3、4、5の先端をそれぞれ対応する電極13、14、15に接触させることができる。

各プローブ針3、4、5は、配線3a、4a、5aによりコネクタ3b、4b、5bにそれぞれ接続されている。この配線3a、4a、5aは、従来と同様に、フェライトビーズ付き配線を用いる。

さて、本発明実施例においては、基板1上面に各プローブ針3、4、5根本部の内方周縁に沿うフェライト製リング2を配設している。ここで、フェライトは強磁性体で、電磁波を非常によく吸収することが知られており、従って、フェライト製のリング2を設けることにより、HEMTデバイス10から発生する高周波雑音の殆どはこのフェライト製リング2によって吸収される。

以上の構成により、被測定HEMTデバイス10から各コネクタ3b、4b、5bまでのそれぞれの電流通路に、高周波雑音による交流信号が流れ

#### <作用>

プローブ針群3、4および5の近傍に電磁波吸収体2を設けることにより、半導体装置10から発生する高周波雑音の殆どは、電磁吸収体2によって吸収される。これにより、プローブ針3、4および5を通じて半導体装置10へと流れる交流信号がきわめて少なくなる結果、デバイスの発振現象が起きることを抑えることができる。

#### <実施例>

本発明実施例を、以下、図面に基づいて説明する。

第1図は本発明実施例の構成を示す平面図、第2図はその側面図であって、本発明をHEMTデバイスの直流特性の測定に適用した例を示す。

基板1の中央部は開口されており、この開口部1a周縁に沿ってプローブ針3、4および5が配設されている。これらのプローブ針3、4、5の先端の位置は、ウェハWのHEMTデバイス10のドレイン電極13、ソース電極14、ゲート電極15の配設位置にそれぞれ対応しており、ウェ

ることを防止でき、HEMTデバイス10の発振現象を抑えることができる。これにより、常に正確な測定値を得ることが可能となる。

ここで、本発明実施例を用いてHEMTデバイス10の直流特性をオンウェハの状態で測定したところ、第3図に示すようなI-V特性を得た。ただし、ソース電極用プローブ針4は接地電位として、ドレイン電極用プローブ針3に正のバイアス電圧、ソース・ドレインバイアス $V_{DS}$ を印加しつつ同時に、ゲート電極用プローブ針5に負のバイアス電圧、ゲートバイアス $V_G$ を印加し、このときドレイン電極用プローブ針3に流れる電流をドレイン電流 $I_D$ とした。一方、第4図に示したプローブカードを用いて、同じデバイスを上記と同様にして測定したところ、第5図に示すようなI-V特性を得た。この第5図および先の第3図から明らかなように、従来のプローブカードを用いた場合には、発振現象によって、I-Vカーブが、特に電流の飽和領域で乱れているのに対し、本発明実施例を用いた場合にはI-Vカーブの乱

BEST AVAILABLE COPY

れは見られず、直流特性を正確に測定できることが判明した。

また、本発明実施例を用いてオートプローバによって、ウェハ上の全てのHEMTデバイスの測定を行い、テスト基準内のデバイスをチップ化実装した状態で直流特性の測定を行ったところ、この実装後のテスト基準外の不良デバイスは、数パーセント以下であった。

以上は、本発明をHEMTデバイスに適用した例について説明したが、他のFETデバイスの直流測定にも適用できることは勿論である。

#### <発明の効果>

以上説明したように、本発明によれば、例えばHEMTデバイス等の直流特性を測定するにあたり、従来問題とされていた発振現象を抑えることができ、常に正確な測定を行うことができる。これにより、オートプローバによる自動測定が可能となって、測定の高速化、ひいては半導体装置製造工程におけるスループットの向上をはかることができる。さらに、オンウェハの状態でデバイス

の直流特性を正確に測定できることから、チップ化実装後における直流特性テストをパスする製品の歩留りの向上をはかることができる。

#### 4. 図面の簡単な説明

第1図は本発明実施例の構成を示す平面図で、第2図はその側面図である。

第3図は、本発明実施例を用いてHEMTデバイスを測定した際のI-V特性の例を示すグラフである。

第4図は従来のプローブカードの構成例を示す平面図である。

第5図は、第4図のプローブカードを用いてHEMTデバイスを測定した際のI-V特性の例を示すグラフである。

1 . . . 基板

2 . . . フェライト製リング

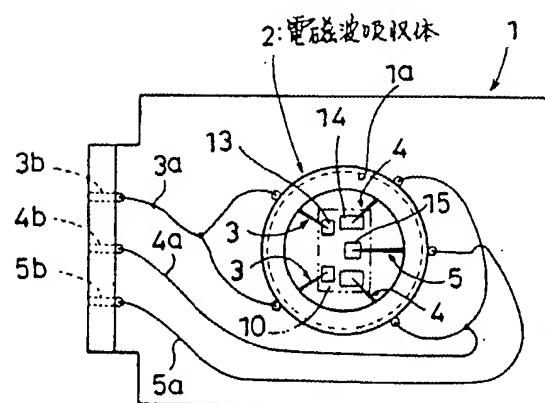
3, 4, 5 . . . プローブ針

3a, 4a, 5a . . . 配線

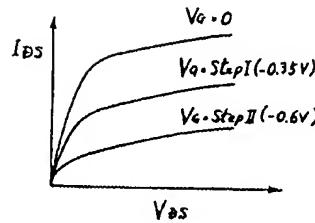
10 . . . HEMTデバイス

W . . . ウェハ

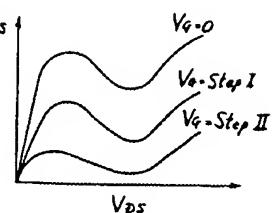
第1図



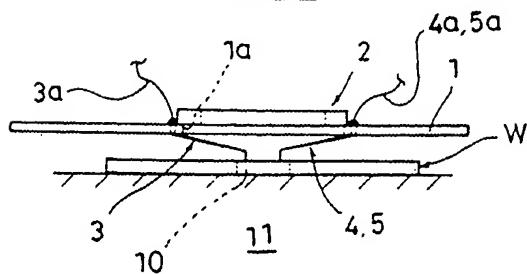
第3図



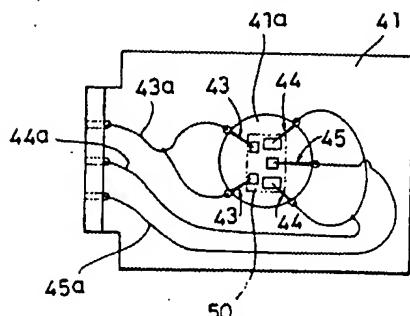
第5図



第2図



第4図



BEST AVAILABLE COPY